

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

**THIS PAGE BLANK (USPTO)**

①9 **BUNDESREPUBLIK  
DEUTSCHLAND**



**DEUTSCHES  
PATENTAMT**

⑫ **Offenlegungsschrift**  
⑩ **DE 44 03 916 A 1**

⑤1 Int. Cl. 5:  
**H 01 L 21/60**  
H 01 L 23/50

②1 Aktenzeichen: P 44 03 916.6  
②2 Anmeldetag: 8. 2. 94  
④3 Offenlegungstag: 1. 9. 94

DE 4403916 A1

③0 Unionspriorität: ③2 ③3 ③1  
08.02.93 KR 93-1663

⑦1 Anmelder:  
Samsung Electronics Co., Ltd., Suwon, KR

⑦4 Vertreter:  
Frhr. von Pechmann, E., Dipl.-Chem. Dr.rer.nat.;  
Behrens, D., Dr.-Ing.; Brandes, J., Dipl.-Chem.  
Dr.rer.nat.; Goetz, R., Dipl.-Ing. Dipl.-Wirtsch.-Ing.;  
von Hellfeld, A., Dipl.-Phys. Dr.rer.nat., Pat.-Anwälte;  
Würtenberger, G., Rechtsanw., 81541 München

⑦2 Erfinder:  
Park, Chung Geun, Suwon, KR

⑤4 Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle

⑤7 Ein Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle mit einer vorbestimmten Gestalt auf einem Bond-Fleck eines Halbleitersubstrates zu belichten weist folgende Schritte auf: Aufbringen erster und zweiter Photoresistlösungen auf der gesamten Oberfläche des Halbleitersubstrates zum Definieren eines Kontaktstellenbildungsbereiches auf dem Bond-Fleck des Halbleitersubstrates; Belichten der ersten und zweiten durch die Resistlösungen gebildeten Schichten wenigstens zweimal mit einer vorbestimmten Energie; Ausbilden des Photoresistmusters durch Entwickeln der ersten und zweiten belichteten Photoresistschichten; Ausbilden der Halbleiterchip-Kontaktschicht mit einer vorbestimmten Gestalt auf dem Kontaktstellenbildungsbereich, der durch das Photoresistmuster definiert ist; und Entfernen des Photoresistmusters nach dem Ausbilden der Halbleiterchip-Kontaktstelle.

DE 4403916 A1

Die vorliegende Erfindung betrifft ein Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle zur Montage bei hoher Packungsdichte und insbesondere ein Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle, bei der eine Photoresistschicht ausgebildet wird durch mehrmalige photolithographische Prozesse in einem Bereich einer Halbleiterchip-Kontaktstelle, der notwendig ist, um interne Anschlüsse in einem automatisierten Bond-Streifen-Gehäuse (TAB-Gehäuse) zu verbinden, um eine Halbleiterchip-Kontaktstelle einer gewünschten Gestalt zu erhalten, und um die Zuverlässigkeit während des Bond-Vorganges der internen Anschlüsse des Anschlußrahmens in dem TAB-Verfahren zu verbessern.

Bei TAB-Gehäusen sind ein als Anschlußrahmen dienendes metallenes Muster und ein Draht üblicherweise auf einem isolierenden Film angeordnet. Das TAB, durchaus unterschiedlich gegenüber Gehäuseherstellungsverfahren mit einem Bonddraht, ist eine Art der Oberflächenmontage-Gehäusetechnik zum Verbinden des metallischen Musters, das auf dem isolierenden Film ausgebildet ist mit einem Anschlußflecken eines Halbleiterchips mit Hilfe einer Kontaktstelle, die aus einem leitenden Material gebildet ist und die weit verbreitet bei kleinen Taschenrechnern, Flüssigkristallanzeigen (LCDs), Computern etc. verwendet wird.

Das TAB-Gehäuse wurde als ein schlankes TAB oder schmales TAB-Gehäuse zur Miniaturisierung von Verflachung entwickelt.

Fig. 1 ist eine Draufsicht, die ein Beispiel eines TAB-Gehäuses zeigt, das einen allgemeinen Bandträger verwendet.

In Fig. 1 ist ein Bandträger 10 gezeigt, der an dem TAB-Gehäuse so angeformt ist, daß eine metallische Schicht auf einem Trägerfilm 12 angeordnet ist, die aus Polyimid, Polyester, Polyestersulfon etc. gebildet ist, wobei die metallische Schicht einem photolithographischen Prozeß unterworfen wird, um innere Anschlüsse 13 und äußere Anschlüsse 14 zu bilden, und die inneren Anschlüsse 13 tragen einen Halbleiterchip 11.

Die Mitte des Trägerfilms 12 wird durch einen Ausstanzvorgang bearbeitet, um eine Bauteilöffnung 15 zu bilden, um so die Enden der inneren Anschlüsse 13 freizulegen. Ein Schlitz 16 wird gebildet, um eine der Seiten der externen Anschlüsse 14 freizulegen, um elektrisch mit externen Anschlußbeinchen verbunden zu werden.

Eine (nicht gezeigte) Kontaktstelle wird an dem unteren Ende der inneren Anschlüsse 13 durch ein Thermokompressionsverfahren ausgebildet, um elektrisch mit dem Anschlußbeinchen des Halbleiterchips 11 verbunden zu sein. In dem TAB-Gehäuse sind die internen Anschlüsse 13, die Kontaktstelle und die obere Oberfläche des Halbleiterchips 11 mit Hilfe eines (nicht gezeigten) Gießharzes vergossen, um abgeschirmt zu sein.

Zusammen mit dem Erzielen einer hohen Packungsdichte in dem Halbleiterbauteil geht der Trend zu feineren Rasterabständen in dem TAB-Gehäuse dazu, daß die Anzahl der Anschlüsse erhöht wird, um den Abstand zwischen den Anschlüssen sowie den Anschlußstellen zu verringern.

Eine derartige Halbleiterchip-Kontaktstelle, die an dem TAB-Gehäuse angebracht ist, wird durch Elektroplattierung oder stromlose Plattierung erzielt, unter Verwendung eines Photoresistmusters auf einem Anschlußflecken des Halbleiterchips, wobei das Herstellungsverfahren für die Halbleiterchip-Kontaktstelle

nachstehend im Detail erläutert ist.

Fig. 2A und 2B sind schematische Schnittdarstellungen, die ein Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle gemäß einer herkömmlichen Technik erläutern.

Zunächst wird (s. Fig. 2A) eine metallische Leitung als gedruckte Schaltungsleitung auf einem Halbleitersubstrat 21 durch einen Verdrahtungsmusterbildungsvorgang ausgeformt, um als Bond-Fleck zu dienen, und ein Photoresistmuster 22 wird mit einer Dicke von annähernd 20  $\mu\text{m}$  im ausgebildet, um eine Grenzmetallschicht 26 auf dem Bond-Fleck freizulegen.

Der Bond-Fleck wird nacheinander mit einer isolierenden Schicht 23, einer Metalleitung 24 und einer Passivierungsschicht 25 auf dem Halbleitersubstrat 21 versehen, und ein vorstehender Abschnitt der Metalleitung 24 in dem Bond-Fleck wird freigelegt, um eine Grenzmetallschicht 26 auf der Metalleitung 24 und der Passivierungsschicht 25 zu bilden.

Andererseits wird ein allgemeiner photolithographischer Vorgang zur Ausbildung des Photoresistmusters wie folgt durchgeführt. Eine Photoresistlösung bestehend aus photosensitivem Material, Harz etc., das in einem Lösungsmittel aufgelöst sind, wird durchgehend auf einem Halbleitersubstrat mit Hilfe von Rotationsbeschichtung aufgebracht, und ein leichtes Temperieren wird bei einer niedrigen Temperatur ausgeführt. Dann wird Licht wahlweise durch eine Mustermaske hindurchgestrahlt und eine Entwicklung ausgeführt, um ein Photoresistmuster mit einer vorbestimmten Gestalt zu bilden. Zu diesem Zeitpunkt wird ein belichteter oder ein unbelichteter Abschnitt der Mustermaske wahlweise in dem Entwicklungsvorgang entfernt, wobei ein schwacher alkalischer Entwickler in aufgelöstem Zustand verwendet wird, der Tetramethylammoniumhydroxid (TMAH) als Hauptbestandteil verwendet, um so das Photoresistmuster zu bilden.

Das Photoresistmuster 22 (s. Fig. 2B) einer vorbestimmten Gestalt, das auf dem Halbleitersubstrat 21 ausgebildet ist, bildet eine Kontaktstelle 27 mit einer vorbestimmten Höhe auf einer Grenzmetallschicht 26, die durch das Photoresistmuster 22 freigelegt ist, und dann wird das Photoresistmuster 22 entfernt.

Die Kontaktstelle 27 muß eine vorbestimmte Höhe haben, z. B. höher als 20  $\mu\text{m}$ , um einen Kontakt zwischen dem Halbleitersubstrat 21 und internen Anschlüssen während des Bond-Vorganges der internen Anschlüsse des TAB-Gehäuses zu verhindern.

Allerdings sollte bei dem Verfahren zur Herstellung der Halbleiterchip-Kontaktstelle gemäß dem herkömmlichen Verfahren eine Kontaktstelle mit einer gewünschten Höhe gebildet werden, wobei ein Photoresistmuster verwendet wird, das durch einen photolithographischen Vorgang einmal als eine Mustermaske erzeugt wird. Zu diesem Zweck, nur wegen des einmaligen photolithographischen Vorgangs, kann die Dicke der Photoresistschicht nicht höher sein als 20  $\mu\text{m}$ , welches ein Abstand ist, der es ermöglicht, daß das Licht eine Erhöhung eines Ansichtsverhältnisses (ein Verhältnis von Höhe zu Durchmesser) über ein bestimmtes Maß verhindert.

Wenn die Halbleiterchip-Anschlußstelle erhöht wird, wächst der Unterschied zwischen den oberen und unteren Durchmessern des Photoresistmusters in Verbindung mit den Eigenschaften des photolithographischen Vorgangs.

Somit wird der untere Durchmesser der Kontaktstelle kleiner als ihr oberer Durchmesser, um eine Kraft auf

den Anschlußflecken während des Bond-Vorgangs der Kontaktstelle mit dem inneren Anschluß zu bündeln, wodurch ein Riß in dem Bond-Fleck entsteht.

Des weiteren verringert das Erzielen einer hohen Packungsdichte in dem Halbleiterbauteil den Abstand zwischen den Kontaktstellen, aber der obere Durchmesser der Kontaktstelle ist groß, so daß er bei dem feinen Abstand der internen Anschlüsse störend ist, und der obere Abschnitt der Kontaktstelle wird während des Bond-Vorganges des internen Anschlusses mit der Kontaktstelle gedehnt, um einen Berührungskontakt mit einer Nachbarkontaktstelle herzustellen.

Da das Photoresistmuster des unteren Abschnitts der Kontaktstelle bei dem Entfernen des Photoresistmusters nicht vollständig entfernt wird, insbesondere an einem ausgesparten Abschnitt des unteren Abschnittes, muß ein Verfahrensschritt zur Entfernung des verbleibenden Photoresistmusters folgen.

Des weiteren, falls der Umfang der oberen Oberfläche in der Kontaktstelle größer ist als an deren mittlerem Abschnitt, tritt ein Kontaktfehler mit dem internen Anschluß auf. Um dies zu verhindern, kann eine pilzförmige Kontaktstelle ausgebildet werden, die jedoch eine Kontaktstelle hat, die höher ist als das Photoresistmuster. Daher kann der Kontaktfehler mit dem internen Anschluß verhindert werden, aber der Riß in dem Bond-Fleck oder ein Kontakt mit anderen Kontaktstellen kann nach wie vor auftreten.

Ausgehend hiervon ist es ein Ziel der vorliegenden Erfindung, ein Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle bereitzustellen, das in der Lage ist, einen Riß in einem Bond-Flecken, Kontakte zwischen aneinander angrenzenden Kontaktstellen und unvollständige Entfernung eines Photoresistmusters während des Bond-Vorganges von internen Anschlüssen zu verhindern, indem die Gestalt der Kontaktstelle und einem Blickwinkelverhältnis wahlweise justiert wird.

Ein weiteres Ziel der Erfindung ist es, ein Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle bereitzustellen, mit dem es möglich ist, einen sehr feinen Rasterabstand zu erzielen.

Um das vorstehend genannte Ziel der vorliegenden Erfindung zu erreichen, wird ein Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle einer vorbestimmten Gestalt bereitgestellt, bei dem ein Photoresistmuster einer vorbestimmten Art ausgebildet wird, um eine Grenzmetallschicht auf einem Bond-Flecken eines Halbleitersubstrates freizulegen, wobei eine Mustermaske verwendet wird und das Verfahren folgende Schritte aufweist:

Aufbringen erster und zweiter Positiv-Photoresistlösungen auf die gesamte Oberfläche des Halbleitersubstrates, um einen Kontaktstellenbildungsbereich auf dem Bond-Flecken des Halbleitersubstrates zu definieren;  
wenigstens zweimaliges Belichten der ersten und zweiten Positiv-Photoresistschichten mit einer vorbestimmten Energie;  
Ausbilden des Photoresistmusters durch Entwickeln der ersten und zweiten belichteten Photoresistschicht, um die Grenzmetallschicht freizulegen;  
Ausbilden der Halbleiterchip-Kontaktstelle mit einer vorbestimmten Gestalt auf dem Kontaktstellenbildungsbereich, der durch das Photoresistmuster definiert ist durch ein Elektroplattierungs- oder ein stromloses Plattierverfahren; und  
Entfernen des Photoresistmusters nach dem Ausbilden der Halbleiterchip-Kontaktstelle.

Um ein weiteres Ziel der vorliegenden Erfindung zu erreichen, wird ein Verfahren mit folgenden Merkmalen bereitgestellt:

Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle einer vorbestimmten Gestalt durch Ausbilden eines Photoresistmusters eines vorbestimmten Typs, um eine Grenzmetallschicht auf einem Bond-Flecken eines Halbleitersubstrats unter Verwendung einer Mustermaske zu belichten, mit den folgenden Schritten:

10 Aufbringen einer ersten Positiv-Photoresistlösung auf der gesamten Oberfläche des Halbleitersubstrates zum Definieren eines Kontaktstellenbildungsbereiches auf dem Bond-Flecken des Halbleitersubstrates durch ein Rotationsbeschichtungsverfahren und Bestrahlen einer ersten Mustermaske mit Licht, um mit einer vorbestimmten Energie zu belichten;  
15 Aufbringen einer zweiten Negativ-Photoresistlösung auf dem oberen Abschnitt der belichteten ersten Positiv-Photoresistschicht durch ein Rotationsbeschichtungsverfahren und Belichten der zweiten Photoresistschicht mit einer vorbestimmten Energie durch Bestrahlen einer zweiten Mustermaske mit einer zu der ersten Mustermaske entgegengesetzten Gestalt mit Licht;  
20 Ausbilden eines Photoresistmusters durch Entwickeln der belichteten ersten Positiv-Photoresistlösung, um die Grenzmetallschicht und die zweite Negativ-Photoresistschicht frei zulegen;  
Ausbilden der Halbleiterchip-Kontaktstelle mit einer vorbestimmten Gestalt auf dem Kontaktstellenbildungsbereich, der durch das Photoresistmuster definiert ist durch ein Elektroplattier- oder ein stromloses Plattierverfahren; und  
25 Entfernen des Photoresistmusters nach der Ausbildung der Halbleiterchip-Kontaktstelle.

Um ein weiteres Ziel der vorliegenden Erfindung zu erreichen, wird ein Verfahren bereitgestellt, das folgende Merkmale aufweist:

Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle einer vorbestimmten Gestalt durch einen photolithographischen Vorgang durch Ausbilden eines Photoresistmusters eines vorbestimmten Typs, um eine Grenzmetallschicht auf einem Bond-Flecken eines Halbleitersubstrates unter Verwendung einer Mustermaske zu belichten, mit den folgenden Schritten:  
30 Aufbringen erster und zweiter Positiv-Photoresistlösungen auf der gesamten Oberfläche des Halbleitersubstrats zum Definieren eines Kontaktstellenbildungsbereiches auf dem Bond-Flecken des Halbleitersubstrates durch ein Rotationsbeschichtungsverfahren;  
35 Bestrahlen der ersten und zweiten Mustermasken, die die gleiche Gestalt haben, mit Licht, um die Photoresistschichten mit einer vorbestimmten Energie zu belichten;  
Ausbilden eines Photoresistmusters, das an dem oberen Abschnitt davon vorsteht, durch Entwickeln der belichteten ersten und zweiten Positiv-Photoresistschichten, um die Grenzmetallschicht freizulegen;  
40 Ausbilden der Halbleiterchip-Kontaktstelle mit einer vorbestimmten Gestalt auf dem Kontaktstellenbildungsbereich, die durch ein Photoresistmuster mittels eines Elektroplattier- oder stromloses Plattierverfahrens definiert wird; und  
45 Entfernen des Photoresistmusters nach dem Ausbilden der Halbleiterchip-Kontaktstelle.

Die vorstehenden und andere Vorteile der vorliegenden Erfindung werden aus der detaillierten Beschreibung bevorzugter Ausführungsformen unter Bezugnahme auf die beigelegten Zeichnungen deutlicher, in de-

nen:

Fig. 1 eine Draufsicht auf ein Beispiel eines TAB-Gehäuses zeigt, das einen herkömmlichen Bandträger verwendet;

Fig. 2A und 2B sind schematische Schnittansichten, die ein Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle gemäß einer herkömmlichen Technik zeigen;

Fig. 3A bis 3D sind Schnittansichten, die eine Ausführungsform eines Verfahrens zur Herstellung einer Halbleiterchip-Kontaktstelle gemäß der vorliegenden Erfindung im Detail zeigen;

Fig. 4A bis 4D sind Schnittansichten, die eine weitere Ausführungsform des erfindungsgemäßen Verfahrens zur Herstellung der Halbleiterchip-Kontaktstelle im Detail zeigen;

Fig. 5 ist eine Schnittansicht, die schematisch eine weitere Ausführungsform des erfindungsgemäßen Verfahrens zur Herstellung der Halbleiterchip-Kontaktstelle zeigt; und

Fig. 6 ist eine Schnittansicht, die die Halbleiterchip-Kontaktstelle zeigt, die gemäß dem in Fig. 5 gezeigten Verfahren hergestellt ist.

Der wesentliche Punkt des erfindungsgemäßen Verfahrens zur Herstellung einer Halbleiterchip-Kontaktstelle, wie es in einer Ausführungsform in den Fig. 3A bis 3D veranschaulicht ist, besteht darin, ein Photoresistmuster durch einen zweifachen photolithographischen Prozeß herzustellen.

Wie in Fig. 3A gezeigt, wird eine erste positive Photoresistschicht 32 durch ein Rotationsbeschichtungsverfahren auf die gesamte Oberfläche eines Bond-Fleckens eines Halbleitersubstrates 31 aufgebracht, um einen Bereich mit einer Halbleiterchip-Kontaktstelle zu definieren, die darauf auszubilden ist, wodurch eine erste Photoresistschicht auf der gesamten Anordnung dem Licht ausgesetzt wird.

Der Bond-Flecken hat eine Struktur eines gestapelten Aufbaus mit einer Isolierschicht 33, einer Metalleitung 34 und einer Passivierungsschicht 35 auf dem Halbleitersubstrat 31 und weist des weiteren eine Grenzmetallschicht 36 auf, die auf der Metalleitung 34 ausgebildet ist, die durch die Passivierungsschicht 35 freiliegt.

Wie in Fig. 3B gezeigt, wird eine zweite Positiv-Photoresistlösung auf der ersten Photoresistschicht 32 in einer vorbestimmten Dicke durch das Rotationsbeschichtungsverfahren aufgebracht um eine zweite Photoresistschicht 30 zu bilden, und dann werden die erste belichtete Photoresistschicht 32 und die zweite Photoresistschicht 37 auf der Grenzmetallschicht mit einer Energie mit einem vorbestimmten Maß unter Verwendung einer Mustermaske 38 belichtet.

Wie in Fig. 3C gezeigt ist, werden die ersten und zweiten Photoresistschichten 32 und 37 in einem Entwicklungsvorgang entwickelt, um als eine Photoresistschicht 39 gebildet zu werden, wodurch ermöglicht wird, daß die Grenzmetallschicht 36 belichtet wird.

Zu diesem Zeitpunkt ist die Gesamthöhe des Photoresistmusters 39 genauso hoch oder geringfügig höher als die Höhe einer Kontaktstelle, die herzustellen ist, z. B. 10 µm und mehr. Da die erste Photoresistschicht 32 zweimal belichtet wird, wird sie zusätzlich zu der Höhe schneller als die erste Photoresistschicht in dem Entwicklungsprozeß entfernt, die nur einmal belichtet worden ist, um die Bodenseite der Photoresistschicht 39 weiter zu öffnen als ihre Oberseite.

Wie in Fig. 3D gezeigt, wird das Halbleitersubstrat 31 mit der vorstehend beschriebenen Struktur einem Elek-

troplattier- oder einem stromlosen Plattierverfahren unterworfen um eine Kontaktstelle 40 auf der Grenzmetallschicht 36 durch ein Elektroplattierverfahren herzustellen, und die Photoresistschicht 39 wird entfernt. Daher ist zu bemerken, daß die Kontaktstelle 40 gemäß der ersten Ausführungsform topfförmig gestaltet ist, wobei sie eine erweiterte Unterseite aufweist.

Fig. 4A bis 4D sind Schnittansichten, die eine weitere Ausführungsform des erfindungsgemäßen Verfahrens zur Herstellung der Halbleiterchip-Kontaktstelle veranschaulichen, in der die gleichen wie die in Fig. 3A bis 3D gezeigten Bereiche mit den gleichen Bezugszeichen versehen sind.

Wie in Fig. 4A gezeigt, ist eine erste Photoresistlösung auf der gesamten Oberfläche eines Bond-Fleckens eines Halbleitersubstrates 31 aufgebracht, um einen Bereich zu definieren, auf dem eine Halbleiterchip-Kontaktstelle auszubilden ist, durch ein Rotationsbeschichtungsverfahren, wodurch eine erste Photoresistschicht 41 auf einer Grenzmetallschicht 36 gebildet wird, und die erste Photoresistschicht 41 wird durch Lichtbestrahlung mit einer vorbestimmten Energie von 100 bis 2000 mJ/cm<sup>2</sup> mit Hilfe einer ersten Mustermaske 42 von einer vorbestimmten Gestalt belichtet.

Wie in Fig. 4B gezeigt, wird eine zweite Negativ-Photoresistlösung auf die erste Photoresistschicht mit Hilfe des Rotationsbeschichtungsverfahrens aufgebracht, um eine zweite Photoresistschicht 43 mit einer vorbestimmten Dicke zu bilden,

und dann erfolgt eine zweite Belichtung mit einer vorbestimmten Energie von z. B. 100 bis 2000 mJ/cm<sup>2</sup> mit Hilfe einer zweiten Mustermaske 44, wobei deren Muster entgegengesetzt zu der ersten Mustermaske 42 ist. Zu diesem Zeitpunkt wird der erste belichtete Abschnitt der ersten Photoresistschicht 41 abgedeckt. Hierbei unterstützt die höhere Empfindlichkeit der zweiten Negativ-Photoresistschicht 43 die Wirkung.

Wie in Fig. 4C gezeigt, werden die ersten und zweiten Photoresistschichten 41, 43, die auf dem Bond-Fleck des Halbleitersubstrates 31 ausgebildet sind, entwickelt und dann entfernt, um ein Photoresistmuster 45 zu bilden. Zu diesem Zeitpunkt ist die Höhe des Photoresistmusters 45 höher als 10 µm.

Wie in Fig. 4D gezeigt, bildet das vorstehend beschriebene Halbleitersubstrat 31 eine Kontaktstelle 46 auf der Grenzmetallschicht 36 durch ein Elektroplattier- oder ein stromloses Plattierverfahren, und die Photoresistschicht 45 wird entfernt. Die Höhe der Kontaktstelle 46 ist die gleiche oder geringer als die des Photoresistmusters 45, und die Halbleiterchip-Kontaktstelle 46 gemäß der zweiten Ausführungsform ist als Pfosten ausgebildet.

Fig. 5 zeigt schematisch eine weitere Ausführungsform des erfindungsgemäßen Verfahrens zur Herstellung der Halbleiterchip-Kontaktstelle, wobei übereinstimmende Teile weggelassen sind, um die dritte Ausführungsform schematisch zu zeigen, da der Herstellungsvorgang der gleiche ist wie bei dem vorstehend beschriebenen Verfahren.

Bei der Ausführungsform gemäß Fig. 5 sind abweichend von den vorstehend beschriebenen Verfahren die ersten und beiden Photoresistlösungen 47 und 48 positiv. Des weiteren ist die erste Mustermaske 49 mit einem Abschnitt zum Ausbilden der Kontaktstelle durch erste und zweite Belichtungsvorgänge um mehr als 10% des Blickwinkelverhältnisses einer zweiten Maske 50 in der Weise weit geöffnet, daß erste und zweite Belichtungsmasken hinsichtlich ihrer Form so festgelegt sind, daß

sie eine Öffnung der ersten Photoresistschicht bilden, die im Blickwinkelverhältnis um 10%—90% kleiner ist als die der zweiten Photoresistschicht.

Die den Kontaktstellen entsprechenden Maskenbereiche werden ausgebildet um das Licht durchzulassen oder abzuschirmen, je nach dem, ob sie positiv oder negativ sind.

Fig. 6 ist eine Schnittansicht, die die Halbleiterchip-Kontaktstelle zeigt, die gemäß dem in Verbindung mit Fig. 5 beschriebenen Verfahren hergestellt ist.

In Fig. 6 ist eine Halbleiterchip-Kontaktstelle 51, die auf der Grenzmetallschicht 36 des Halbleitersubstrates 31 ausgebildet ist, als ein Pilz gestaltet. Die Kontaktstelle 51 ist höher als das Photoresistmuster gestaltet, indem mehrere photolithographische Vorgänge ausgeführt werden, in denen die Kontaktstelle 51, verglichen mit den herkömmlichen Kontaktstellen, höher ist, und der obere Abschnitt der Kontaktstelle 51 ist verbreitert, um einen Kontaktfehler während der Verbindung mit dem internen Anschluß zu verhindern.

Der photolithographische Prozeß wird zweimal ausgeführt, aber kann auch öfters ausgeführt werden, um das Photoresistmuster zu bilden, und die Gestalt der Kontaktstelle kann wahlweise eingestellt werden, indem die Dicken der Photoresistlösungen und Mustermasken entsprechend angepaßt werden.

Gemäß der vorliegenden Erfindung, wie sie vorstehend beschrieben ist, wird ein Photoresistmuster zum Definieren eines Bereiches zur Ausbildung einer Kontaktstelle durch mehrmalige photolithographische Vorgänge gebildet, wobei jeweilige Photoresistlösungen wahlweise verwendet werden, indem positive und negative Lösungen kombiniert werden, und es kann eine dafür geeignete Mustermaske verwendet werden.

Als Ergebnis hiervon hat der obere Abschnitt der Kontaktstelle einen kleineren oder den gleichen Durchmesser als ihr unterer Abschnitt, um zu verhindern, daß die Kontaktstellen einander berühren, auch wenn der obere Abschnitt der Kontaktstelle aufgrund des Drucks während des Bond-Vorganges des internen Anschlusses in dem TAB-Gehäuse gedehnt wird.

Des weiteren wird das Photoresistmuster zur Bildung der Kontaktstelle durch mehrfache photolithographische Vorgänge definiert, um die Bildung einer Kontaktstelle mit einem hohen Blickwinkelverhältnis zu ermöglichen, wodurch verhindert wird, daß der interne Anschluß die Oberfläche des Halbleiterchips berührt. Das Photoresistmuster wird auf einfache Weise nach der Ausbildung der Kontaktstelle entfernt, um den Gesamtprozeß zu vereinfachen.

Während die vorliegende Erfindung insbesondere unter Bezugnahme auf die besonderen Ausführungsformen gezeigt und beschrieben worden ist, bei denen die Halbleiterchip-Kontaktstelle durch das Photoresistmuster durch mehrmalige photolithographische Vorgänge gebildet wird und die Gestalt der Kontaktstelle wahlweise durch entsprechendes Anpassen der Dicken der Photoresistlösungen und der Mustermasken angepaßt werden kann, ist für Fachleute ohne weiteres ersichtlich, daß unterschiedliche Abwandlungen in der Gestalt und in Einzelheiten ausgeführt werden können, ohne daß dadurch der Schutzbereich der Erfindung verlassen wird, wie er durch die beigefügten Ansprüche definiert ist.

#### Patentansprüche

##### 1. Verfahren zur Herstellung einer Halbleiterchip-

Kontaktstelle mit einer vorbestimmten Gestalt auf einem Bond-Fleck eines Halbleitersubstrats zu belichten, mit folgenden Schritten:

Aufbringen erster und zweiter Photoresistlösungen auf der gesamten Oberfläche des Halbleitersubstrates zum Definieren eines Kontaktstellenbildungsbereiches auf dem Bond-Fleck des Halbleitersubstrats;

Belichten der ersten und zweiten durch die Resistlösungen gebildeten Schichten wenigstens zweimal mit einer vorbestimmten Energie;

Ausbilden des Photoresistmusters durch Entwickeln der ersten und zweiten belichteten Photoresistschichten;

Ausbilden der Halbleiterchip-Kontaktschicht mit einer vorbestimmten Gestalt auf dem Kontaktstellenbildungsbereich, der durch das Photoresistmuster definiert ist; und

Entfernen des Photoresistmusters nach dem Ausbilden der Halbleiterchip-Kontaktstelle.

2. Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle nach Anspruch 1, bei dem die Dicke des Photoresistmusters mehr als 10 µm beträgt.

3. Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle nach Anspruch 1, bei der der obere Durchmesser der Halbleiterchip-Kontaktstelle gleich groß oder kleiner ist als deren unterer Durchmesser.

4. Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle nach Anspruch 1, wobei die erste Photoresistschicht einer Gesamtbelichtung ausgesetzt ist und die zweite Photoresistschicht unter Verwendung einer Mustermaske belichtet wird, die ein vorbestimmtes Muster aufweist an der Stelle, wo die Halbleiterchip-Kontaktstelle gebildet wird.

5. Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle nach Anspruch 4, dadurch gekennzeichnet, daß die erste und die zweite Photoresistschicht aus Positiv-Photoresistlösungen gebildet wird.

6. Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle einer vorbestimmten Gestalt auf einem Bond-Fleck eines Halbleitersubstrats mit folgenden Schritten:

Aufbringen einer ersten Positiv-Photoresistlösung auf der gesamten Oberfläche des Halbleitersubstrates, um eine erste Photoresistschicht zu bilden, um einen Kontaktstellenbildungsbereich auf dem Bond-Fleck des Halbleitersubstrates zu definieren und Bestrahlen einer ersten Mustermaske mit Licht, um mit einer vorbestimmten Energie zu belichten;

Aufbringen einer zweiten Negativ-Photoresistlösung auf dem oberen Abschnitt der belichteten ersten Positiv-Photoresistlösung, um eine zweite Photoresistschicht zu bilden und Belichten der zweiten Photoresistschicht mit einer vorbestimmten Energie durch Bestrahlen einer zweiten Mustermaske mit einer zu der ersten Mustermaske entgegengesetzten Gestalt mit Licht;

Ausbilden eines Photoresistmusters durch Entwickeln der belichteten ersten Positiv-Photoresistlösung, um die Grenzmetallschicht, und die zweite Negativ-Photoresistschicht freizulegen;

Ausbilden der Halbleiterchip-Kontaktstelle mit einer vorbestimmten Gestalt auf dem Kontaktstellenbildungsbereich, der durch das Photoresistmuster definiert ist; und

Entfernen des Photoresistmusters nach der Ausbildung der Halbleiterchip-Kontaktstelle.

7. Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle einer vorbestimmten Gestalt auf einem Bond-Fleck eines Halbleitersubstrates, mit folgenden Schritten:

Aufbringen erster und zweiter Positiv-Photoresistlösungen auf der gesamten Oberfläche des Halbleitersubstrats zum Definieren eines Kontaktstellenbildungsbereiches auf dem Bond-Flecken des Halbleitersubstrates;

Bestrahlen der ersten und zweiten Mustermasken mit Licht, um die Photoresistschichten mit einer vorbestimmten Energie zu belichten;

Ausbilden eines Photoresistmusters, das an dem oberen Abschnitt davon vorsteht, durch Entwickeln der belichteten ersten und zweiten Positiv-Photoresistschichten;

Ausbilden der Halbleiterchip-Kontaktstelle mit einer vorbestimmten Gestalt auf dem Kontaktstellenbildungsbereich, die durch das Photoresistmuster definiert wird; und

Entfernen des Photoresistmusters nach dem Ausbilden der Halbleiterchip-Kontaktstelle.

8. Verfahren zur Herstellung einer Halbleiterchip-Kontaktstelle nach Anspruch 7, bei dem der erste Belichtungsschritt zum Bilden der ersten Photoresistschicht mit Hilfe der ersten Mustermaske ausgeführt wird, die eine vorbestimmte Gestalt hat, um auf der oberen Oberfläche der Grenzmetallschicht belichtet zu werden zur Bildung der Halbleiterchip-Kontaktstelle; und bei der der zweite Belichtungsschritt zur Ausbildung der zweiten Photoresistschicht mit Hilfe der zweiten Mustermaske zur Belichtung einer Fläche ausgeführt wird, die kleiner oder größer ist als die erste Mustermaske.

---

Hierzu 3 Seite(n) Zeichnungen

---

40

45

50

55

60

65



- Leerseite -

FIG.3A

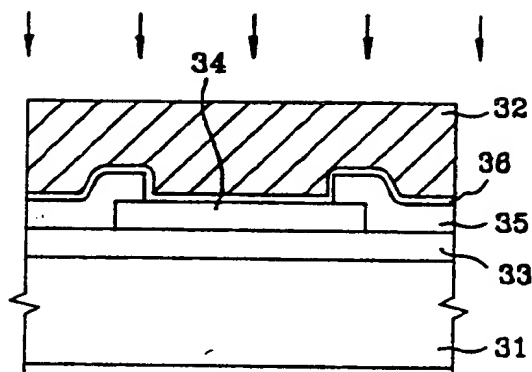


FIG.3B

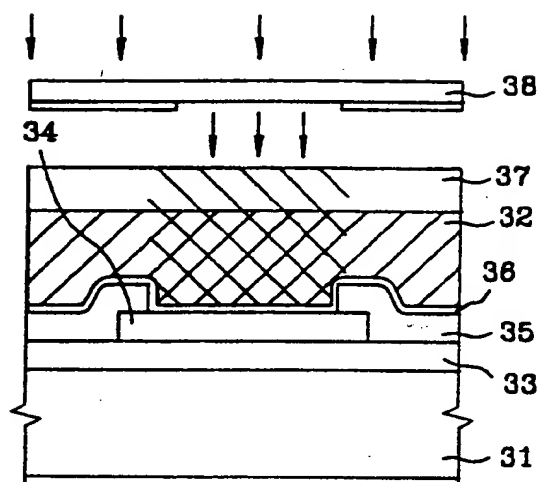


FIG.3C

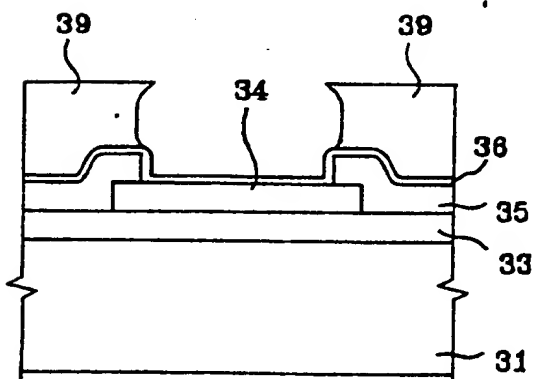


FIG.3D \*

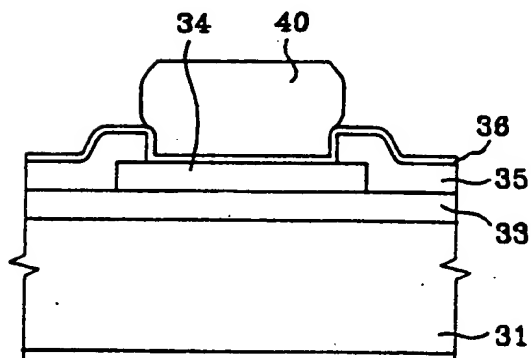


FIG. 1

STAND DER TECHNIK

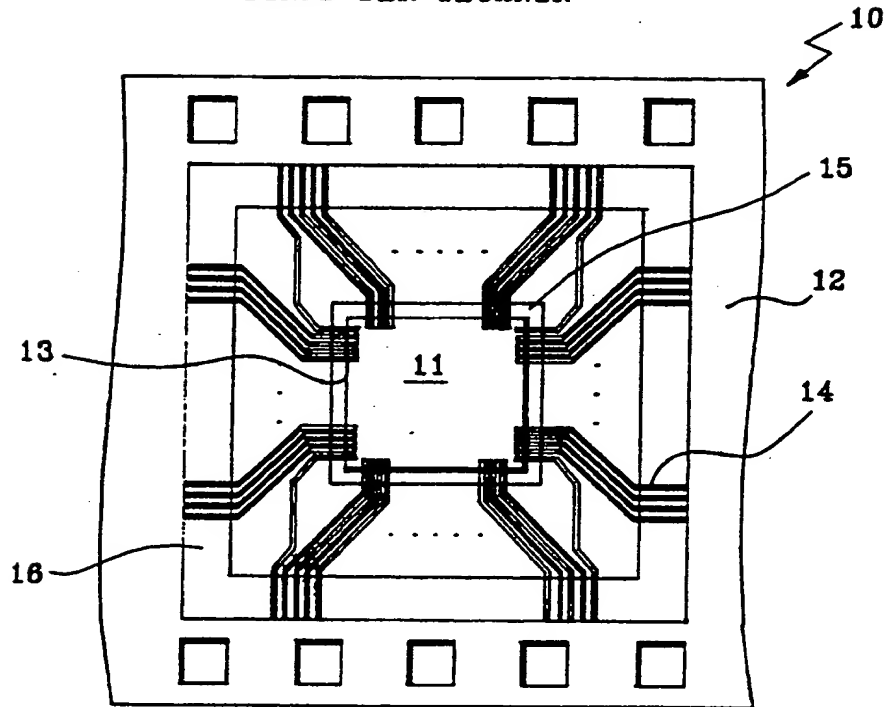


FIG. 2A

STAND DER TECHNIK

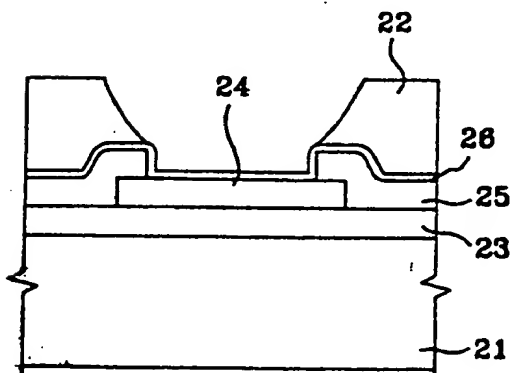
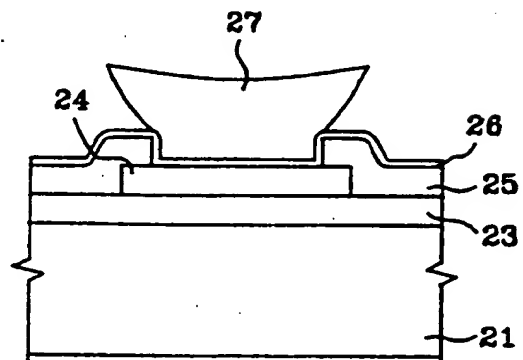


FIG. 2B

STAND DER TECHNIK



7

FIG. 4A

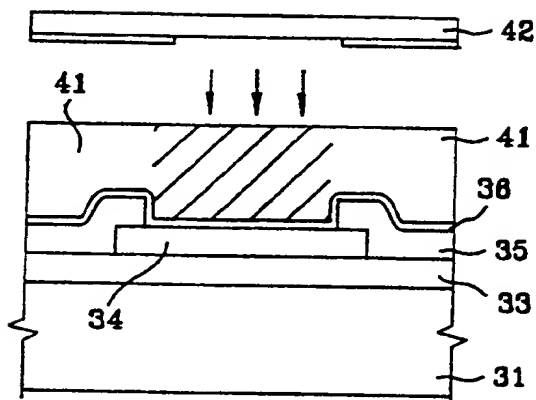


FIG. 4B

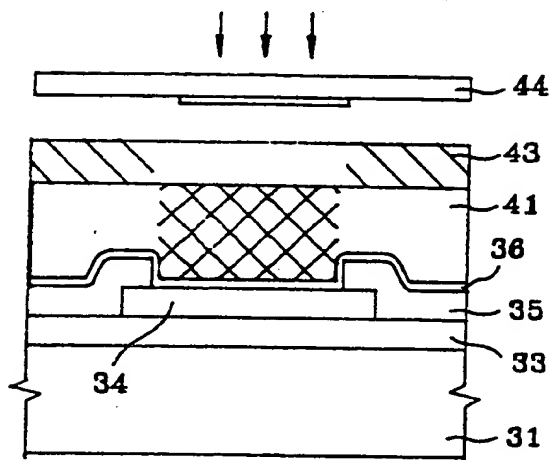


FIG. 4C

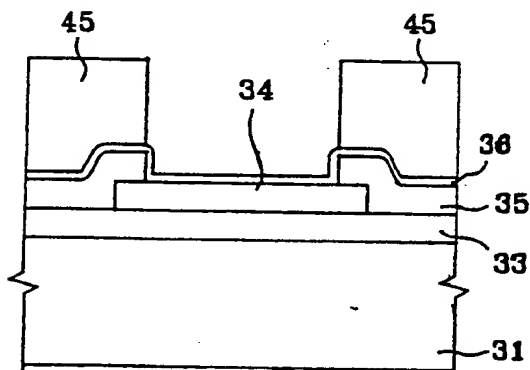


FIG. 4D

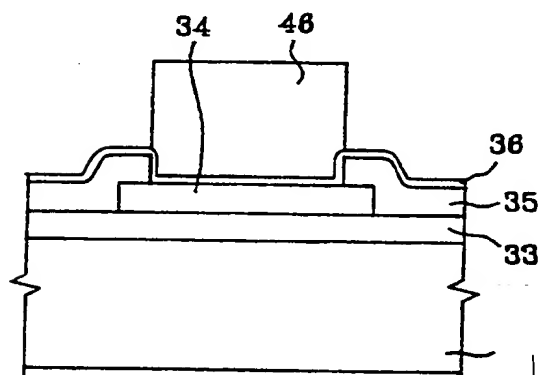


FIG. 5

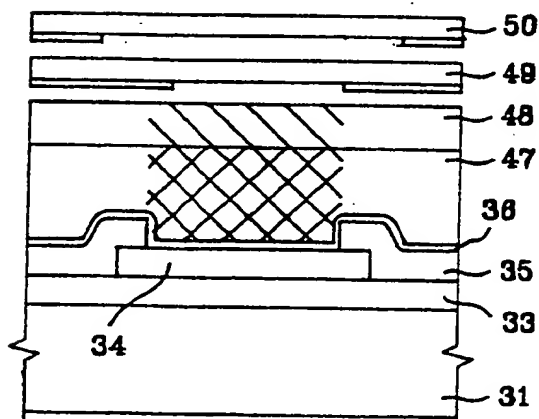
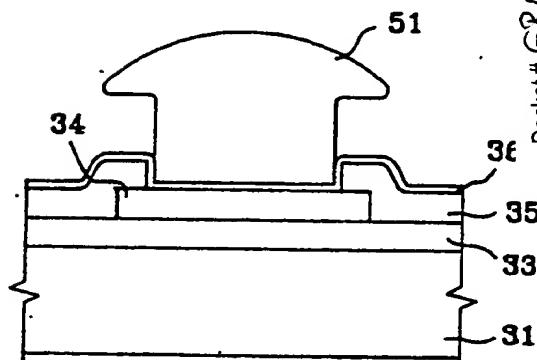


FIG. 6



Docket # GR00P 1708

Applic. # 09/833,260

Applicant: Hacke

Lerner and Greenberg, P.A.

Post Office Box 2480

Hollywood, FL 33022-2480

Tel: (954) 925-1100 Fax: (954) 925-1101